

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-196403

(43)Date of publication of application : 19.07.2001

(51)Int.Cl.

H01L 21/60

(21)Application number : 2000-001042

(71)Applicant : TEXAS INSTR JAPAN LTD

(22)Date of filing : 06.01.2000

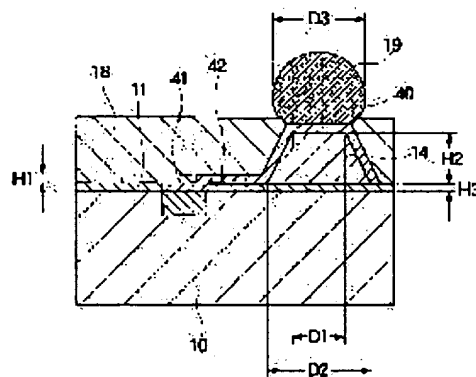
(72)Inventor : MASUMOTO MUTSUMI  
MASUMOTO KENJI

## (54) SEMICONDUCTOR DEVICE AND METHOD OF MANUFACTURING THE SAME

## (57)Abstract:

PROBLEM TO BE SOLVED: To enable a semiconductor device called as a wafer level CSP to be improved in productivity and reduced in thickness ensuring mounting reliability for it.

SOLUTION: This semiconductor device is equipped with a plurality of elastic insulating stays 14 preferably of a mesa-type on the main surface of a semiconductor chip 10 corresponding to each land of a printed wiring board. A plurality of wirings 17 for electrically connecting each of electrode pad to each land of the printed wiring board has a part 40 of the wiring 17 extended to the top of the insulating stay 14. An insulating resin 18 which forms a package covers the main surface with the region 40 of the wiring 17 exposed. A solder ball 19 is fixed in the exposed wiring region 40 on the top of the stay 40, by which the semiconductor chip 10 is mounted on the lands of the printed wiring board.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号  
特開2001-196403  
(P2001-196403A)

(43)公開日 平成13年7月19日(2001.7.19)

(51)Int.Cl.<sup>7</sup>  
H 0 1 L 21/60

識別記号

F I  
H 0 1 L 21/92

テーマコード(参考)  
6 0 2 K

審査請求 未請求 請求項の数 8 O L (全 7 頁)

(21)出願番号 特願2000-1042(P2000-1042)  
(22)出願日 平成12年1月6日(2000.1.6)

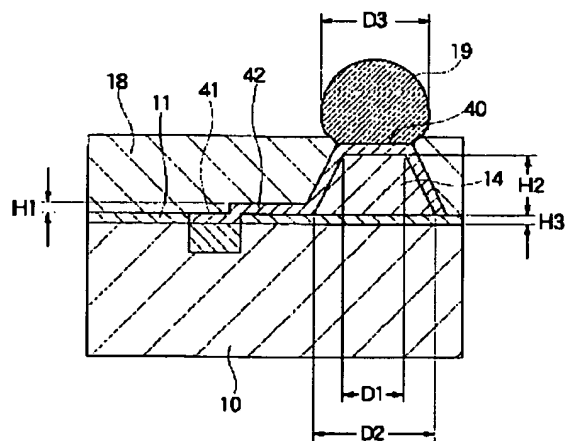
(71)出願人 390020248  
日本テキサス・インスツルメンツ株式会社  
東京都新宿区西新宿六丁目24番1号  
(72)発明者 升本 睦  
大分県速見郡日出町大字川崎字高尾4260  
日本テキサス・インスツルメンツ株式会社  
内  
(72)発明者 樹本 健治  
大分県速見郡日出町大字川崎字高尾4260  
日本テキサス・インスツルメンツ株式会社  
内  
(74)代理人 100098039  
弁理士 遠藤 恭

(54)【発明の名称】 半導体装置及びその製造方法

(57)【要約】

【課題】 ウェハレベルCSPと呼ばれる半導体装置において、その実装信頼性を保証しつつ、その生産性を改善し、また装置の厚みを薄くする。

【解決手段】 本発明の半導体装置は、プリント配線基板の各ランドに対応するよう、半導体チップ10の主面上に、複数の弾性材料からなる、好ましくはメサ型の絶縁性支柱14を備える。各電極パッドとプリント配線基板の各ランドとを電気的に接続するための複数の配線17は、その一部40が上記各絶縁性支柱14の頂部に至る。パッケージを構成する絶縁性樹脂18は、上記絶縁性支柱14の頂部における上記配線の領域40を露出させて、主面を覆う。上記絶縁性支柱14の頂部における上記露出された配線の領域40に、半田ボール19が固定され、これにより上記プリント配線基板のランド上に実装される。



(2)

1

## 【特許請求の範囲】

【請求項1】 その主面に電気回路が形成されている半導体基板と、

上記半導体基板上に形成されている電極パッドと、

上記半導体基板上の上記電極パッドに近接する位置に形成されている絶縁性支柱と、

上記半導体基板上に上記電極パッドから上記絶縁性支柱の頂部にかけて形成されている配線と、

上記半導体基板上に形成されている絶縁性樹脂と、

上記絶縁性樹脂に上記絶縁性支柱の頂部の配線が露出するように形成されている開口部と、

上記開口部に上記絶縁性支柱の頂部上の配線に接続するように形成されている外部接続端子と、を有する半導体装置。

【請求項2】 上記絶縁性支柱がポリイミド樹脂である請求項1に記載の半導体装置。

【請求項3】 上記絶縁性支柱がメサ型の形状を有する請求項1又は2に記載の半導体装置。

【請求項4】 上記絶縁性支柱の高さが $30\mu\text{m}$ ～ $60\mu\text{m}$ の範囲にある請求項1、2又は3に記載の半導体装置。

【請求項5】 上記外部接続端子が半田ボールである請求項1、2、3又は4に記載の半導体装置。

【請求項6】 その主面に電気回路が形成されている半導体基板上に電極パッドを形成する工程と、

上記半導体基板上の上記電極パッドに近接する位置に絶縁性支柱を形成する工程と、

上記半導体基板上に上記電極パッドから上記絶縁性支柱の頂部に至る配線を形成する工程と、

上記半導体基板上に上記絶縁性支柱の頂部の配線が露出するように絶縁性樹脂を形成する工程と、

上記絶縁性支柱の頂部の配線の上に外部接続端子を形成する工程と、を有する半導体装置の製造方法。

【請求項7】 上記絶縁性支柱を形成する工程は、上記半導体基板上に絶縁性樹脂膜を形成する工程と、上記絶縁性樹脂膜を所定のパターンにエッチングする工程と、上記所定のパターンをキュアリングすることにより上記絶縁性支柱を形成する工程とを含む請求項6に記載の半導体装置の製造方法。

【請求項8】 上記絶縁性支柱の頂部の配線が露出するように上記絶縁性樹脂を形成する工程は、上記半導体基板上に絶縁性樹脂層を形成する工程と、上記絶縁性支柱の頂部の配線の上記絶縁性樹脂層を除去して上記絶縁性支柱の頂部の配線を露出させる工程とを含む請求項6又は7に記載の半導体装置の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、ウェハの状態で半導体チップのパッケージ化が実現される、いわゆるウェハレベルCSPタイプの半導体装置及びその製造方法に

2

関するものである。

## 【0002】

【従来の技術】 半導体装置の製造業界においては、パッケージ化される一つの半導体装置を更に小型にするための努力が続けられている。半導体装置の小型化を実現するための最初の努力は、半導体チップ自体のサイズを小さくすることである。半導体チップを小さくすることによって、1枚のウェハから取得できるチップ数が増加して、その製造コストが引き下げられると共に、各素子間における電子の移動距離を短くすることができるので、その動作速度が向上する。微細加工技術の発達によって、同じ機能を有する半導体装置のチップサイズをより小さいものにすることが可能となった。現在の最先端のデザインルールは、 $0.25\mu\text{m}$ 以下であり、これによれば、1つの半導体チップ上に2000万個以上のトランジスタを作り込むことが可能である。

【0003】 半導体装置の小型化を実現するための次の努力は、内蔵する半導体チップのサイズに対して、これを封止するパッケージのサイズをできるだけ近いものとするところである。この努力に対する一つの成果として、チップサイズパッケージ(Chip Size Package:CSP)あるいはチップスケールパッケージ(Chip Scale Package)と呼ばれるタイプの半導体装置が生まれた。チップサイズパッケージは、半導体装置を実装するプリント配線基板に対する接続端子(例えば、半田パンプ。以下、外部接続端子という)を、半導体チップの面上に2次元的に配置するなどして、パッケージのサイズをチップのサイズに近づけることに成功している。上記パッケージサイズを半導体チップのサイズに近づけよう小さくすることによって、その実装面積が小さくなると共に、チップ上の電極と外部接続端子とを結ぶ配線長が短くなり、これによって上記半導体チップ自体を小さくした場合と同様に、半導体装置の動作速度が向上した。

【0004】 その一方で、パッケージサイズを小さくしても、あまり製造コストを下げられないという問題があった。これは、パッケージのプロセスは、ウェハから切り出した個々の半導体チップ毎に行われるため、パッケージサイズを小さくしても、そのプロセス工数は一定であり、その生産性に変化がないからである。

【0005】 このような背景から、ウェハ状態のまま半導体チップをパッケージ化する技術(以下、ウェハレベルCSPという)が提案され、各社により実用化に向けての開発が進められている。ウェハレベルCSPは、個々の半導体チップをウェハから切り出す前の段階で、そのパッケージ化を施す半導体製造技術である。ウェハレベルCSPにおいては、パッケージプロセスが、ウェハプロセスと一体にできるので、パッケージコスト、延いてはチップの製造コストを大幅に下げられる利点がある。ウェハレベルCSPの更に詳細な内容については、「日経BP社刊 日経マイクロデバイス 1998年8

50

(3)

3

月号 44～71頁」を参照されたい。

【0006】

【発明が解決しようとする課題】一方で、ウェハレベルCSPにおいては、従来のCSP型半導体装置と同様に、プリント配線基板に対する実装信頼性の問題がある。この種の半導体装置に対する温度サイクル試験において、プリント配線基板への外部接続端子の接合部にクラックが発生し、オープン不良となることがある。主たる原因は、シリコン製半導体チップとFR4等からなるプリント配線基板の線膨張係数差に基づく応力によるもので、ウェハレベルCSPの設計においてはこれを緩和する手段を講じなければならない。

【0007】上記部材間の線膨張係数差を吸収し、これによる応力を緩和する好適な方法として、半導体チップ主面の配線パターン上に、金属製の支柱を形成し、該支柱上に半田バンプ等の外部接続端子を接合した構造のものが提案されている。該半導体装置においては、上記半導体チップの主面及び支柱の周囲は絶縁性樹脂によって覆われている。プリント配線基板に直接接合される外部接続端子と、半導体チップとの間に、上記支柱を介在させることによって、上記応力の発生時に該支柱部分の変形によってこれを緩和することができる。

【0008】その一方で、上記金属製支柱を備えた半導体装置は、以下のような問題点を有している。

(1) 金属製支柱を半導体チップの主面上に形成するのに時間及びコストが掛かる。すなわち、上記金属製支柱は、配線パターン上に金属めっき（例えば、銅めっき）を積層することによって成形される。上記応力を緩和するために、該支柱を100 $\mu$ m以上の高さにする必要があり、めっき法によりこの支柱を形成するためには2時間以上掛かる。半導体装置の実装信頼性を更に改善するためには、支柱を更に高くする必要が生じるが（例えば、200 $\mu$ m以上）、必要な時間及びコストの面からその実現は極めて困難である。

(2) 金属製支柱の弾性率は必ずしも高くないので（例えば、銅の弾性率は110GPa）、支柱の高さを100 $\mu$ m以下にすることは困難であり、その結果、半導体装置の全体の厚みを薄くできない。

【0009】従って、本発明の目的は、ウェハレベルCSPと呼ばれる半導体装置において、その実装信頼性を保証しつつ、その生産性を改善し、また装置の厚みを薄くすることにある。

【0010】

【課題を解決するための手段】上記目的を達成するため、本発明の半導体装置は、その主面に電気回路が形成されている半導体基板と、上記半導体基板上に形成されている電極パッドと、上記半導体基板上の上記電極パッドに近接する位置に形成されている絶縁性支柱と、上記半導体基板上に上記電極パッドから上記絶縁性支柱の頂部にかけて形成されている配線と、上記半導体基板上に

4

形成されている絶縁性樹脂と、上記絶縁性樹脂に上記絶縁性支柱の頂部の配線が露出するように形成されている開口部と、上記開口部に上記絶縁性支柱の頂部上の配線に接続するように形成されている外部接続端子とを有する。

【0011】本発明の好ましい態様において、上記絶縁性支柱はポリイミド樹脂であり、その形状はメサ型であり、その高さは30 $\mu$ m～60 $\mu$ mの範囲にある。

【0012】また、上記外部接続端子は半田ボールであってもよいし、上記露出された配線の領域が上記絶縁性樹脂の面よりも突出した構成とし、その突出部にメッキを施して外部接続端子としてもよい。

【0013】本発明の半導体装置の製造方法は、その主面に電気回路が形成されている半導体基板上に電極パッドを形成する工程と、上記半導体基板上の上記電極パッドに近接する位置に絶縁性支柱を形成する工程と、上記半導体基板上に上記電極パッドから上記絶縁性支柱の頂部に至る配線を形成する工程と、上記半導体基板上に上記絶縁性支柱の頂部の配線が露出するように絶縁性樹脂を形成する工程と、上記絶縁性支柱の頂部の配線上に外部接続端子を形成する工程とを有する。

【0014】本発明の半導体装置の製造方法において、上記絶縁性支柱を形成する工程は、上記半導体基板上に絶縁性樹脂膜を形成する工程と、上記絶縁性樹脂膜を所定のパターンにエッチングする工程と、上記所定のパターンをキュアリングすることにより上記絶縁性支柱を形成する工程とを含む。

【0015】更には、本発明の半導体装置の製造方法において、上記絶縁性支柱の頂部の配線が露出するように上記絶縁性樹脂を形成する工程は、上記半導体基板上に絶縁性樹脂層を形成する工程と、上記絶縁性支柱の頂部の配線上の上記絶縁性樹脂層を除去して上記絶縁性支柱の頂部の配線を露出させる工程とを含む。

【0016】

【発明の実施の形態】以下、本発明の実施形態を図面に沿って説明する。本実施形態に係る半導体装置の製造方法においては、半導体素子を形成したウェハの状態で、パッケージプロセスが実施され、最後にウェハをダイシングした段階で、パッケージ化された半導体装置が得られる。本実施形態に係る製造方法は、半導体素子を形成したウェハの表面に、絶縁性の支柱を形成し、必要な配線を施し、ウェハ表面を樹脂で封止し、外部接続端子である半田ボールを移載し、半導体素子の境界線に沿ってウェハをダイシングして個々のパッケージを得る工程を含んでいる。これらの具体的な工程を、図1～図3に沿って順次説明する。なお、当業者であれば、これらの図が、説明のためにデフォルメして示されていることが理解されるであろう。また、図では、ウェハの一部の断面（2つの半導体装置に対応するもの）のみが示されているが、図で示す各工程に従って、ウェハの全域に亘って以

5

下に説明する処理が実施されることを理解するであろう。

【0017】図示した各工程に先立って、通常のウェハプロセスが実施され、シリコンウェハの表面上にマトリクス状に配列した半導体素子が形成される。ここでは、一つの半導体装置に対応して形成されるウェハ上の一つの回路パターンを半導体素子と呼ぶ。ウェハ表面には、各半導体素子から引き出された複数の電極パッドが露出され、後の工程で、各電極パッドと外部接続端子とが電気的に接続される。

【0018】本実施形態に係る最初の工程(A)において、上記ウェハプロセスの工程で半導体素子を形成したウェハ10の表面に、感光性ポリイミド樹脂の層11が形成される。この層11は、ウェハ10の全域に亘り、一旦電極パッド10aを覆う。感光性ポリイミド樹脂の層11は、比較的脆いシリコンウェハの表面を覆い、完成されたパッケージの外側から与えられる衝撃が、ウェハ表面に伝播するのを緩和する。次に、工程(B)で、フォトリソを用いて、電極パッド10aに対応する領域及び半導体素子の境界線に沿う領域をマスクし、感光性ポリイミド樹脂を感光して、上記領域上のポリイミド樹脂をエッチング除去する。

【0019】次に、ウェハ上に絶縁性支柱としてのメサ型パンプを形成するために、工程(C)～(E)を実施する。すなわち、工程(C)において、感光性ポリイミド樹脂をウェハ10上に滴下し、スピコートによって全域に均一に行き渡らせる。その後、キュアリングによってこれを硬化させ、これによってウェハ10上に所定厚さのポリイミド樹脂の層12を形成する。層12の厚みは、続く工程(D)及び(E)を経て、最終的に形成されるメサ型パンプの高さ(特に、工程(E)におけるキュアリングによる縮み量)を考慮して決定する。一つの実施例で、0.03mmの高さのメサ型パンプを形成するために、該層の厚みを0.06mmとした。工程(D)で、フォトリソを用いて、メサ型パンプを形成する領域、すなわちプリント配線基板のランドに対応する領域をマスクし、感光性ポリイミド樹脂の層12の露出した領域を感光し、エッチング除去する。これによって、円柱状のポリイミド樹脂の支柱13を形成する。次いで、工程(E)で、該残ったポリイミド樹脂の支柱13を対象にキュアリングを実行し、これによってメサ型パンプ14をウェハ10上に形成する。キュアリングにおいては、円柱状の支柱13の上部の収縮が、下部のそれに比して大きくなるため、工程(E)に示すような正のテーパ状、すなわちメサ型のパンプ14が形成される。

【0020】次に、ウェハ上及び上記メサ型パンプ14上に金属配線を形成するために、図2の工程(F)～(I)を実施する。工程(F)において、イオンスパッタ法を用いて、メサ型パンプ14を含むウェハ表面にチタンタングステン(TiW)を堆積させた後、クロム(Cr)、ニッケル

(4)

6

(Ni)等でその上にバリアメタル15を形成する。工程(G)で、その上に、配線を形成するためのレジスト16をホトリソグラフィ技術により形成する。工程(H)で、銅(Cu)を、レジスト16により露出されたバリアメタル上にめっきし、配線17を形成する。後に図4で示すように、各配線17の一端はメサ型パンプ14を覆う円形状の領域であり、他端は電極パッド10aに細く延びている。そして、再度、イオンスパッタ法によりウェハ表面にチタンタングステン(TiW)を堆積させた後、金(Au)、パラジウム(Pd)その他の酸化し難い貴金属を上記配線17上に蒸着する。続く工程(I)において、上記レジスト16及びバリアメタル15を除去する。以上の工程を経て、ウェハ10上に金属配線が形成される。

【0021】次に、図3の工程(J)で、パッケージ用の樹脂18がウェハ10上に供給され、ウェハ表面の全域に均一に広げられる。均一に広げられた樹脂18の表面の高さは、金属配線17を完全に覆う。すなわち、本工程においては、上記メサ型パンプ14の上にある配線17の領域17aも一旦樹脂18内に埋まる。パッケージ樹脂18をウェハ上に均一に供給するために、スピコート法、スクリーン印刷法その他の樹脂の供給方法が採用できる。パッケージ樹脂18は、好適には感光性ポリイミド樹脂である。液状あるいはゲル状の樹脂18は、所定時間キュアリングすることによって硬化される。次の工程(K)で、上記メサ型パンプ14上の樹脂18の領域が除去され、これによってパンプ上の配線の領域17aが露出される。フォトリソを用いて、上記領域17a上の領域を除く、感光性ポリイミド樹脂18の領域をマスクし、上記領域17a上の領域を感光して、エッチング除去する(ネガ型では領域17a上の領域をマスクする)。その後、残った樹脂18をパッケージ素材として必要な硬度にまでキュアリングする。

【0022】本発明において、パンプ上の配線の領域17aを露出するために他の方法を採用することは可能である。例えば、樹脂18の表面全域をグラインダその他の研削装置を用いて研削する方法を考慮しても良い。研削は、少なくとも全てのメサ型パンプ14の端面が上部へ露出するまで行う。

【0023】次に、工程(L)において、別の工程で作成された外部接続端子としての半田ボール19を、上記各メサ型パンプ14上の配線領域17a上に移載し、一括リフローにより固定する。最後に、工程(M)において、ダイシングソー31を用いて、ウェハ10をダイシングし、上記工程を経てパッケージ化された半導体装置32を得る。

【0024】図4には、図2の工程(I)におけるウェハ10の一部を平面的に見た様子が示されている。すなわち、本図において、一つの半導体チップの領域における上記金属配線17の配置及び形状が明瞭に示されている。工程(F)～(I)を経て形成された各配線17は、メ

(5)

7

サ型パンプ14を覆う円形状（立体的に見た場合には、メサ型）の領域40を含み、また電極パッド10aに接続される領域41を含む。円形状の領域40と電極パッド上の領域41は、細い配線42で結ばれている。先に説明したように、各円形状の領域40の頂部（すなわち図2における領域17a）には、プリント基板への実装を実現する半田ボール19が固定される。上記配線17によって、半導体チップの電極パッド10aと半田ボール19との電気的接続が実現される。

【0025】当業者であれば分かるように、上記金属配線17の形状や配置は限定的なものではない。これらは、電極パッド10aと半田ボール19の電気的接続を保証するものであればよい。すなわち、配線17の一部がメサ型パンプ14の頂部に達しており、他の一部が電極パッド10a上にあれば良い。本発明の目的を達成するために、領域40は、メサ型パンプ14を完全に覆うものでなくとも良い。また、金属配線17の配置は、基本的には、チップ上の電極パッド10aの位置、半田ボールを実装するメサ型パンプ14の位置、及びこれらの数のみによって決定される。当業者であれば、半導体装置の設計においてこれらの要因によって決定され得る金属配線の配置が、多種多様のものであることを理解し、本発明の適用範囲が上記配置に限定されないことを理解するであろう。

【0026】図5は、最終的に製造された半導体装置、すなわち図3の工程(M)における一部を拡大して示した図である。図には、メサ型パンプ14の位置でウェハ10を切断した面が概略的に描かれている。この図によって、金属配線17が、電極パッド10aの位置から延びてメサ型パンプ14を覆うように配置されている様子が明らかにされている。言い換えれば、金属配線17の一端（領域41）は、パッケージを構成する樹脂18の下で電極パッド10aに接続され、他端（領域40）は、メサ型パンプ14の上に乗って上記樹脂18の面から露出されている。略樹脂18の厚みに相応するこの配線17の変位によって、半導体チップ（ウェハ10）の面、すなわちシリコンの面が、半導体装置の実装の際に、FR4等からなるプリント配線基板の面から離れる。温度サイクル試験などにおける、これら素材の線膨張係数差により生じる応力は、上記シリコンの面とプリント配線基板の面との距離に依存するので、該変位の大きさが半導体装置の実装信頼性を左右する。諸基準を満たす実装信頼性を確保するに十分な変位の大きさが、上記メサ型パンプ14の高さで決定され、またこのパンプが工程(C)～(E)に示すリソグラフィ技術によって容易にしかも短時間で形成されることは、当業者であれば理解できるであろう。

【0027】また、本発明において、ウェハ10と半田ボール19（延いてはプリント配線基板）に挟まれる樹脂性の上記メサ型パンプ14の弾性が、上記応力を緩和

8

する上で好適に機能することは、当業者であれば明らかであろう。従来の金属製支柱を用いた半導体装置と同じ実装信頼性を得るために、本発明に係る半導体装置は、その弾性率の相違により、より高さの低いパンプで足り、よって、パッケージ全体の厚みを薄くすることができる。実施形態において上記メサ型パンプ14は、ポリイミド樹脂であり、その弾性率は3.5GPaである。これは、従来の銅（弾性率：110GPa）製の支柱の約1/31倍の弾性率を有している。もともと本発明においてメサ型パンプは、これと同等の弾性率を有する他の部材、例えば、ポリエーテルアミドイミド（弾性率：3.0GPa）から構成することもできる。一つの実施形態において、層11の厚さH1は約10μm、メサ型パンプ14の高さH2は約30μm、金属配線17の厚さH3は約20μm、下部の径D1は約400μm、上部の径D2は約300μm、半田ボールの径D3は約300μmである。本発明による上記製造方法に従えば、メサ型パンプの高さを200μm以上にすることに製造上の問題はない。

【0028】図6は、メサ型パンプ14の周囲におけるパッケージ樹脂18の2つの構造例を示している。同図(A)の構造では、メサ型パンプ14の頂部における金属配線17の平面領域60上に、パッケージ樹脂18の境界が達している。平面領域60のパッケージ樹脂18で囲まれた円形の領域に、半田ボール19が固定される。同図(B)の構造では、メサ型パンプ14の傾斜面における金属配線17の傾斜領域61の途中に、パッケージ樹脂18の境界がある。すなわち本構造では、メサ型の金属配線の上方部分が、パッケージから外に露出しており、その周囲には円形の溝62が形成されている。上記工程(K)においてパッケージ樹脂18をエッチングした時点では、その境界はウェハの面に対し垂直に切り立っているが、続くキュアリングの工程で、パッケージ樹脂18が収縮し、溝62は図に示すようにV字状になる。平面領域60に移載された半田ボール19をリフローして溶融した場合、その下部領域は上記溝62に流れ込み、これによって金属配線17に対する半田ボール19の固定が強固なものとなる。

【0029】以上、本発明の実施形態を図面に沿って説明した。本発明の適用範囲が、上記実施形態において示した事項に限定されないことは明らかである。実施形態においては、外部接続端子を他の工程で形成した半田ボールを移載することによって形成した。しかしながら、他の方法、例えば露出した配線の領域上に直接スタッドパンプを形成する等により、外部接続端子を実装することができるであろう。

【0030】また、本発明は、上記半田ボールを用いずに直接プリント基板のランド上に、上記メサ型パンプ14上の配線領域17aを接合するものを含む。この場合、好適には上記領域17aをパッケージ樹脂18の面

(6)

9

よりも突出させる構成とする。

【0031】

【発明の効果】以上の如く本発明によれば、ウェハレベルCSPと呼ばれる半導体装置において、その実装信頼性を保証しつつ、その生産性を改善し、また装置の厚みを薄くすることが可能になる。

【図面の簡単な説明】

【図1】本発明の一実施形態に係る半導体装置の製造工程を示す図である。

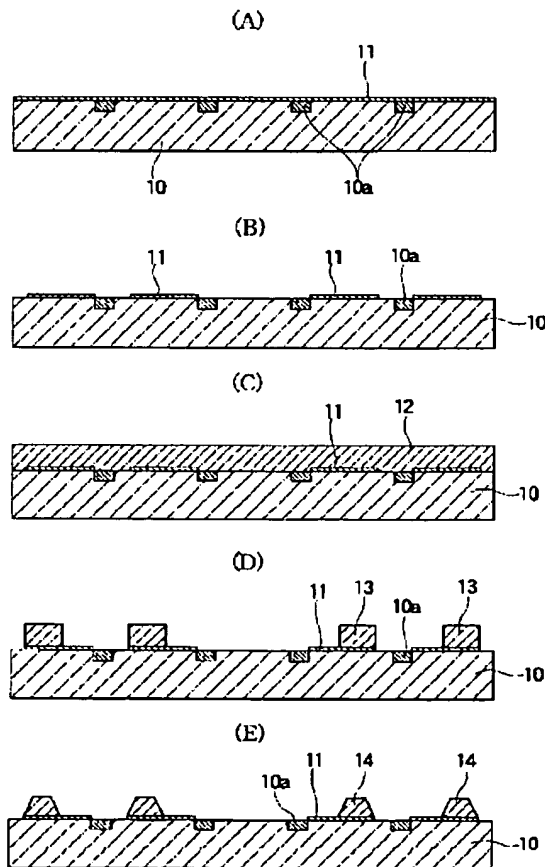
【図2】本発明の一実施形態に係る半導体装置の製造工程を示す図である。

【図3】本発明の一実施形態に係る半導体装置の製造工程を示す図である。

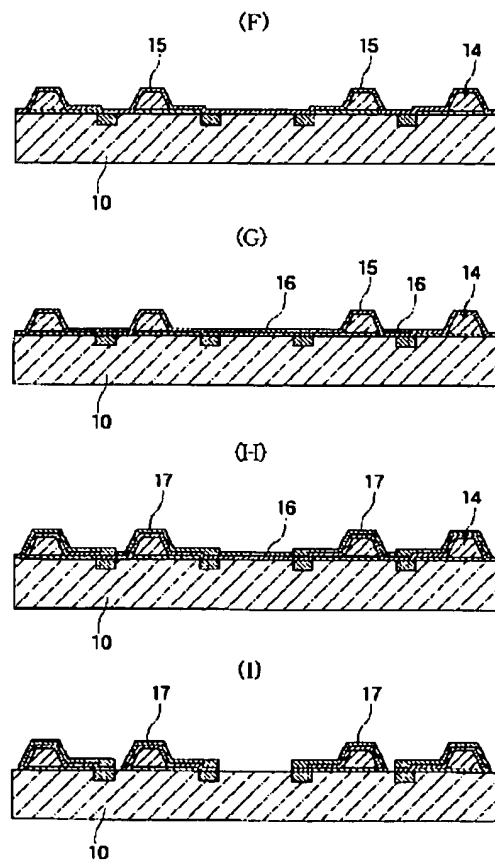
【図4】図2の工程(I)におけるウェハの一部を平面的に見た図である。

【図5】最終的に製造された半導体装置における一部を拡大して示した断面図である。

【図1】



【図2】



【図6】メサ型バンプの周囲におけるパッケージ樹脂の構造例を示した断面図である。

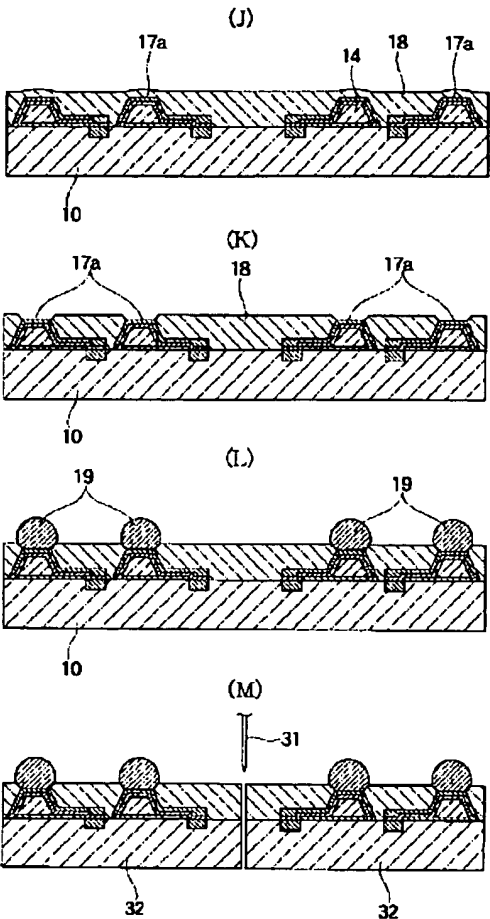
【符号の説明】

- 10 ウェハ
- 10a 電極パッド
- 11 ポリイミド樹脂の層
- 12 ポリイミド樹脂の層
- 13 支柱
- 14 メサ型バンプ
- 15 バリアメタル
- 16 レジスト
- 17 金属配線
- 17a バンプ上の配線領域
- 18 パッケージ樹脂
- 19 半田ボール
- 31 ダイシングソー
- 32 半導体装置

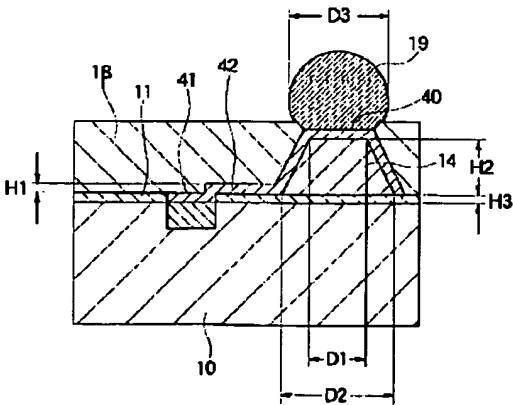


(7)

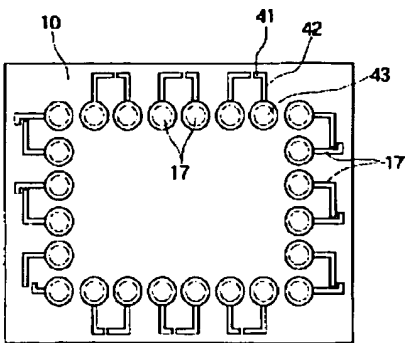
【図3】



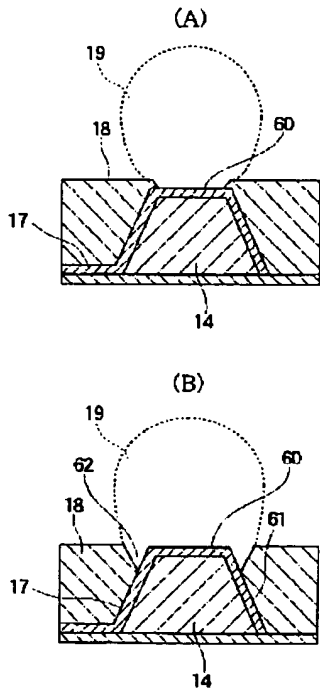
【図5】



【図4】



【図6】



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**